

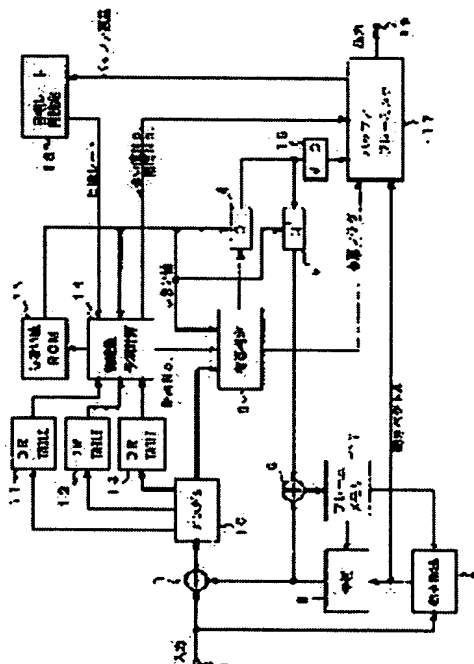
(11)Publication number : 09-098433
(43)Date of publication of application : 08.04.1997

H04N 7/32
H03M 7/36

(71)Applicant : SONY CORP

(72)Inventor : KONDO TETSUJIRO
NAKAYA HIDEO
ISHIZAKA TOSHIYA

SOLUTION: As for input image data, motion vector is detected by a block unit by block matching for instance with the locally decoded images of a frames in the past. By the motion vector of the block unit, motion compensation is performed to a previous frame, predicted pictures are prepared and a predicted residual with the input image data is calculated. A target bit rate is reset from a bit rate and the buffer residual amount of a framing circuit 17 serving also as a buffer, and for the predicted residual, respective hierarchical branches are predictively calculated beforehand and the hierarchical branch to be the reset target bit rate is selected. Significance judgement is performed for the hierarchical branch, quantization is performed, then variable length encoding is performed and the encoded data amount is transmitted through the framing circuit 17 serving also as the buffer.



LEGAL STATUS

[Date of request for examination] 16.05.2002
[Date of sending the examiner's decision of rejection] 12.04.2005
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection] 2005-08767
[Date of requesting appeal against examiner's decision of rejection] 11.05.2005
[Date of extinction of right]

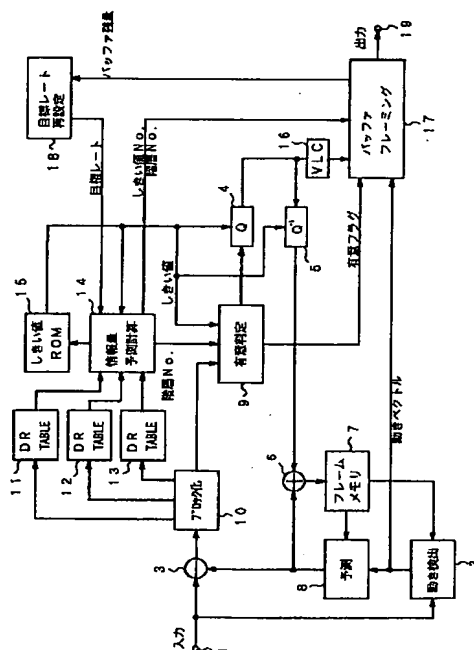
Copyright (C); 1998,2003 Japan Patent Office

(11)特許出願公開番号

(43)公開日 平成9年(1997)4月8日

審査請求 未請求 請求項の数 8 FD (全 12 頁)

(74) 代理人 弁理士 杉浦 正知



【特許請求の範囲】

【請求項1】 入力される画素値とその予測値との予測残差に対して符号化を行う画像信号伝送装置において、上記予測残差を第1のブロックへ分割し、上記第1のブロックのアクティビティーに基づいて、上記第1のブロック毎に有意か否かを判定する第1のブロック用の有意判定手段と、

上記第1のブロックを細分化し、第2のブロックを生成し、上記第2のブロック毎に上記有意判定を行う第2のブロック用の有意判定手段と、

上記第1のブロック用の有意判定手段および上記第2のブロック用の有意判定手段によって有意と判定されたブロックに含まれる上記予測残差を量子化する量子化手段と、

上記量子化手段の出力が入力され、上記量子化手段の出力を一定レートで出力するバッファ手段と、

上記バッファ手段のバッファ残量が多い場合には、目標値を大きくするように、上記バッファ残量に基づいて目標値が設定されるとともに、

上記有意判定のしきい値を可変することによって、発生情報量を予測し、伝送される情報量を上記設定目標値以下とする、上記しきい値を決定し、決定された上記しきい値を上記第1および第2のブロック用の有意判定手段に対して供給するように構成された情報量制御手段とからなることを特徴とする画像信号伝送装置。

【請求項2】 請求項1に記載の画像信号伝送装置において、

上記情報量制御手段は、上記第1および第2のブロックの構造の上記アクティビティーの所定期間の度数分布表をそれぞれ形成し、

上記第1のブロックの処理から上記第2のブロックの処理への分岐の複数の態様毎に、上記度数分布表の有意判定用の所定のしきい値よりも大きい部分の面積から、有意ブロックの数を計算し、計算された有意ブロックの数から発生情報量をそれぞれ予測し、

予測された上記発生情報量の最小値を設定目標値と比較し、予測された上記発生情報量の最小値が上記設定目標値以下となるような上記しきい値を決定するように構成されたことを特徴とする画像信号伝送装置。

【請求項3】 請求項1に記載の画像信号伝送装置において、

上記量子化手段は、上記第1または第2のブロックのそれぞれのアクティビティーが大きい場合には、割り当て量子化ビット数が多くなるように、量子化ステップ幅が制御されるように構成され、

上記情報量制御手段は、上記有意判定の第1のしきい値と上記割り当て量子化ビット数を決定する第2のしきい値とを可変することによって発生情報量を予測するようになされたことを特徴とする画像信号伝送装置。

【請求項4】 請求項3に記載の画像信号伝送装置にお

いて、

上記情報量制御手段は、上記第1および第2のブロックの構造の上記アクティビティーの所定期間の度数分布表をそれぞれ形成し、

上記第1のブロックの処理から上記第2のブロックの処理への分岐の複数の態様毎に、上記度数分布表の上記第1のしきい値よりも大きい部分の面積から、有意ブロックの数を計算し、

上記複数の態様毎に計算された有意ブロックの数と、上記第2のしきい値で決定される割り当て量子化ビット数とから発生情報量をそれぞれ予測し、

予測された上記発生情報量の最小値を設定目標値と比較し、予測された上記発生情報量の最小値が上記設定目標値以下となるような上記第1および第2のしきい値を決定するように構成されたことを特徴とする画像信号伝送装置。

【請求項5】 入力される画素値とその予測値との予測残差に対して符号化を行う画像信号伝送方法において、上記予測残差を第1のブロックへ分割し、上記第1のブロックのアクティビティーに基づいて、上記第1のブロック毎に有意か否かを判定する第1のブロック用の有意判定のステップと、

上記第1のブロックを細分化し、第2のブロックを生成し、上記第2のブロック毎に上記有意判定を行う第2のブロック用の有意判定のステップと、

上記第1のブロック用の有意判定のステップおよび上記第2のブロック用の有意判定のステップによって有意と判定されたブロックに含まれる上記予測残差を量子化する量子化のステップと、

上記量子化出力が入力され、上記量子化出力を一定レートで出力するバッファ手段のバッファ残量が多い場合には、目標値を大きくするように、上記バッファ残量に基づいて目標値が設定されるとともに、

上記有意判定のしきい値を可変することによって、発生情報量を予測し、伝送される情報量を上記設定目標値以下とする、上記しきい値を決定し、決定された上記しきい値を上記第1および第2のブロック用の有意判定において用いる情報量制御のステップとからなることを特徴とする画像信号伝送方法。

【請求項6】 請求項1に記載の画像信号伝送方法において、

上記情報量制御のステップは、上記第1および第2のブロックの構造の上記アクティビティーの所定期間の度数分布表をそれぞれ形成し、

上記第1のブロックの処理から上記第2のブロックの処理への分岐の複数の態様毎に、上記度数分布表の有意判定用の所定のしきい値よりも大きい部分の面積から、有意ブロックの数を計算し、計算された有意ブロックの数から発生情報量をそれぞれ予測し、

予測された上記発生情報量の最小値を設定目標値と比較

し、予測された上記発生情報量の最小値が上記設定目標値以下となるような上記しきい値を決定することを特徴とする画像信号伝送方法。

【請求項7】 請求項1に記載の画像信号伝送方法において、

上記量子化のステップは、上記第1または第2のブロックのそれぞれのアクティビティーが大きい場合には、割り当て量子化ビット数が多くなるように、量子化ステップ幅が制御されるように構成され、

上記情報量制御のステップは、上記有意判定の第1のしきい値と上記割り当て量子化ビット数を決定する第2のしきい値とを可変することによって発生情報量を予測することを特徴とする画像信号伝送方法。

【請求項8】 請求項7に記載の画像信号伝送方法において、

上記情報量制御のステップは、上記第1および第2のブロックの構造の上記アクティビティーの所定期間の度数分布表をそれぞれ形成し、

上記第1のブロックの処理から上記第2のブロックの処理への分岐の複数の態様毎に、上記度数分布表の上記第1のしきい値よりも大きい部分の面積から、有意ブロックの数を計算し、

上記複数の態様毎に計算された有意ブロックの数と、上記第2のしきい値で決定される割り当て量子化ビット数とから発生情報量をそれぞれ予測し、

予測された上記発生情報量の最小値を設定目標値と比較し、予測された上記発生情報量の最小値が上記設定目標値以下となるような上記第1および第2のしきい値を決定することを特徴とする画像信号伝送方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、ブロック化された画像信号を圧縮する場合、データ伝送量をより削減することができる画像信号伝送装置および方法に関する。

【0002】

【従来の技術】従来、画像圧縮において、なんらかの前処理によって求められた予測残差を所定のビット数で量子化することで情報量を削減するのが一般的な方法である。このように予測残差を量子化することにより発生するデータ量（以下、符号化データ量と称する）を削減する有効な手法の1つとして、供給されたサンプル値とその予測値との差分をとることによって、求められた予測誤差を所定のビット数で量子化しているが、予測残差すべてを量子化するので、かなりの符号化データ量になる。

【0003】この符号化データ量を抑える1つの方法として、予測残差をブロック分割して、そのブロック毎に伝送することが有意か否かを判定する有意判定を行い、その有意判定において、無意と判定されたブロックについては伝送しないというものがある。

【0004】

【発明が解決しようとする課題】しかしながら、この場合、ブロックサイズが小さいと有意となるブロックの出現確率は減るが、総ブロック数が増えるため、フラグなどのオーバーヘッドが増えて、結果的に符号化データ量が増えてしまうということがあるという問題があった。また、ブロックサイズが小さいと画像の内容によっては、有意ブロックの数が大幅に変わり、情報量を一定にするための制御が難しくなるという問題があった。

【0005】従って、この発明の目的は、一階層構造とすることによって符号化データ量を削減するとともに、フィードバック／フィードフォワードバッファリングを行うことによって、符号化データ量を目標値以下に制御することができる画像信号伝送装置および方法を提供することにある。

【0006】

【課題を解決するための手段】請求項1に記載の発明は、入力される画素値とその予測値との予測残差に対して符号化を行う画像信号伝送装置において、予測残差を第1のブロックへ分割し、第1のブロックのアクティビティーに基づいて、第1のブロック毎に有意か否かを判定する第1のブロック用の有意判定手段と、第1のブロックを細分化し、第2のブロックを生成し、第2のブロック毎に有意判定を行う第2のブロック用の有意判定手段と、第1のブロック用の有意判定手段および第2のブロック用の有意判定手段によって有意と判定されたブロックに含まれる予測残差を量子化する量子化手段と、量子化手段の出力が入力され、量子化手段の出力を一定レートで出力するバッファ手段と、バッファ手段のバッファ残量が多い場合には、目標値を大きくするように、バッファ残量に基づいて目標値が設定されるとともに、有意判定のしきい値を可変することによって、発生情報量を予測し、伝送される情報量を設定目標値以下とする、しきい値を決定し、決定されたしきい値を第1および第2のブロック用の有意判定手段に対して供給するように構成された情報量制御手段とからなることを特徴とする画像信号伝送装置である。

【0007】さらに、請求項5に記載の発明は、入力される画素値とその予測値との予測残差に対して符号化を行う画像信号伝送方法において、予測残差を第1のブロックへ分割し、第1のブロックのアクティビティーに基づいて、第1のブロック毎に有意か否かを判定する第1のブロック用の有意判定のステップと、第1のブロックを細分化し、第2のブロックを生成し、第2のブロック毎に有意判定を行う第2のブロック用の有意判定のステップと、第1のブロック用の有意判定のステップおよび第2のブロック用の有意判定のステップによって有意と判定されたブロックに含まれる予測残差を量子化する量子化のステップと、量子化出力が入力され、量子化出力を一定レートで出力するバッファ手段のバッファ残量が

多い場合には、目標値を大きくするように、バッファ残量に基づいて目標値が設定されるとともに、有意判定のしきい値を可変することによって、発生情報量を予測し、伝送される情報量を設定目標値以下とする、しきい値を決定し、決定されたしきい値を第1および第2のブロック用の有意判定において用いる情報量制御のステップとからなることを特徴とする画像信号伝送方法である。

【0008】予測残差を階層的に有意判定することで伝送する符号化データ量を削減することができ、さらにフ

ィードバック/フィードフォワードバッファリングを行うことで符号化データ量を効率的に目標値以下に制御することができる。

【0009】
【発明の実施の形態】以下、この発明の一実施例について図面を参照して説明する。画像信号伝送装置の一実施例のブロック図を図1に示す。1で示す入力端子から現フレームの画像データが入力され、その画像データは、動き検出回路2および減算器3へ供給される。また、有意判定によって、有意ブロックに含まれる予測残差が量子化回路4において、量子化され、その量子化値が逆量子化回路5へ供給される。逆量子化回路5では、量子化値としきい値から元の予測残差が復元された後、その予測残差は、加算器6に供給される。

【0010】加算器6において、復号された予測残差と、予測回路8からの予測画像データとが加算され、すなわちローカル復号された出力は、フレームメモリ7へ供給される。このフレームメモリ7には、ローカル復号によって動き補償がされた前フレームの予測結果が記憶されている。その前フレームの画像データは、フレームメモリ7から動き検出回路2および予測回路8へ供給される。動き検出回路2では、入力画像データとフレームメモリ7から供給される画像データとを用いて、例えばNフレームと(N+2)フレームの2フレーム間でのブロックマッチングによって、ブロック単位に動きベクトルの検出が行われる。

【0011】検出された動きベクトルは、動き検出回路2からバッファ兼フレーミング回路17および予測回路8へ供給される。そして、減算器3では、予測回路8からの予測画像データが入力画像データから減算され、予測残差が生成される。生成された予測残差は、階層化のためのブロック化回路10に供給される。このブロック化回路10では、供給された予測残差を16ライン×16画素の第1のブロック（以下、16×16ブロックと称する）、8ライン×8画素の第2のブロック（以下、8×8ブロックと称する）および4ライン×4画素の第3のブロック（以下、4×4ブロックと称する）のブロックに分割される。

【0012】分割された16×16ブロックは、ブロック化回路10からDRテーブル11へ供給され、8×8

ブロックは、DRテーブル12へ供給され、同様に4×4ブロックは、DRテーブル13へ供給される。このDRテーブル11、12および13では、各ブロックと対応する階層毎に1フレーム当りの予測残差の絶対値の最大値（最大残差）の度数分布表が作成される。最大残差は、各階層の1ブロック毎に求められる。

【0013】また、各DRテーブル11、12および13では、符号化データ量の計算のために、1フレーム分の遅延が生じる。そして、各DRテーブル11、12および13から計算された度数分布表が情報量予測計算回路14へ供給される。情報量予測計算回路14には、符号化データ量の目標ビットレートが予め設定されており、しきい値ROM15からしきい値Th、Th1、Th2およびTh3が供給される。

【0014】この発明の一実施例では、基本的にはフィードフォワードバッファリングがなされる。すなわち、情報量予測計算回路14によって、ある1フレームの符号化データ量が予測され、これが目標値以下となるようなしきい値Th、Th1、Th2およびTh3が決定される。この決定されたしきい値Th、Th1、Th2およびTh3によって、その1フレームの画像データに対して、有意ブロックの判定および量子化の処理がなされる。

【0015】このバッファリングによって、そのフレームの符号化データ量が目標値以下となされるが、バッファ兼フレーミング回路17の次のフレームにおいて利用されるバッファ残量は、前のフレームのバッファリング処理の結果に応じて変動する。例えば、前フレームの絵柄が平坦なレベルの場合では、そのフレームの符号化データ量が少ないので、次のフレームで利用されるバッファ残量が多くなり、次のフレームに対して、より多くのビットを与えることが可能となる。

【0016】そこで、目標レート再設定回路18では、伝送路に応じたビットレートとバッファ残量とを加味して、改めて目標ビットレートが設定される。設定された目標ビットレートは、目標レート再設定回路18から情報量予測計算回路14へ供給される。情報量予測計算回路14では、予め設定されていた目標ビットレートが目標レート再設定回路18から供給された目標ビットレートに再設定される。

【0017】また、しきい値ROM15の内容は、後述するように有意判定用の第1のしきい値Thおよび量子化ビット割当用の第2のしきい値Th1、Th2、Th3が一括して増減するように、測定、シュミレーション、経験等に基づいて定められており、且つバッファ兼フレーミング回路17がオーバーフローまたはアンダーフローしないような値が選択される。

【0018】そして、有意判定回路9において、しきい値Thと最大残差とを比較してその大小で有意ブロックを判定することに注目すると、情報量予測計算回路14

では、しきい値ROM15から供給されたしきい値Thより大きい最大残差を有するブロックが有意ブロックと判定される。

【0019】すなわち、情報量予測計算回路14では、後述するように各DRテーブル11、12および13から供給された度数分布表を使用し、しきい値テーブルに設定されたしきい値に応じて符号化データ量を予測し、バッファ残量から再設定された目標ビットレート以下になるようなしきい値番号と階層分岐の態様を決定する。このしきい値番号と階層分岐の態様から実際に有意ブロックの判定を行い、有意ブロックと判定されたブロックについて、適応量子化が行われる。また、決定された階層分岐の態様を指示する階層番号は、情報量予測計算回路14から有意判定回路9へ供給される。そのときのしきい値番号および階層番号は、バッファ兼フレーミング回路17へ供給される。

【0020】上述したように、しきい値ROM15では、目標ビットレート以下になるしきい値番号が決定されるまで、しきい値番号を1つずつ大きくし、そのしきい値番号に対応するしきい値Th、Th1、Th2、Th3が情報量予測計算回路14へ出力される。

【0021】そして、有意判定回路9には、情報量予測計算回路14から階層分岐の態様を指示する階層番号としきい値ROM15から有意判定用のしきい値Th、さらにブロック化回路10から分割された16×16ブロック、8×8ブロックおよび4×4ブロックが供給される。この有意判定回路9では、しきい値Thに基づいて、階層番号に基づいた階層分岐の態様をもってブロックの有意判定が行われ、有意／無意を識別するための有意フラグと有意ブロックのデータが出力される。

【0022】有意判定回路9からの有意フラグは、バッファ兼フレーミング回路17へ供給され、有意ブロックのデータは、上述したように量子化回路4へ供給される。量子化回路4では、供給された有意ブロックのデータに対してしきい値ROM15から供給される量子化ビット割当用のしきい値Th1、Th2、Th3に基づいて可変長（半固定長）の量子化が行われる。

【0023】この量子化回路4は、図3に示す量子化特性を有する適応量子化回路である。この図3は、符号を含めた3ビット固定長の量子化の場合の例を示す。まず、有意ブロックの判定の際に、注目ブロック内で最大残差（ダイナミックレンジ）が求められており、この最大残差を4で割った値を量子化ステップ幅として決定し、各画素の予測残差をこの量子化ステップ幅で割って整数化し、これを量子化コードとする。一般に、例えば3ビット固定長のADRC（ダイナミックレンジ適応符号化）を用いた予測残差を x_i とし、量子化ビット数を n とし、最大残差を max とし、量子化コードを q_i とすると、

$$【0024】 q_i = \{ x_i / (max / 2^{n-1}) \}$$

で表される。ただし、 $\{ \}$ は、整数化を意味する。

【0025】そして、後述する量子化ビット割当の制御に基づいて、決定された量子化ビット割当にしたがって、有意ブロックの予測残差の量子化が行われ、最大残差と量子化コード並びに有意フラグがしきい値番号および階層番号と共に、フォーマット化されて、伝送される。

【0026】この図3では、マイナス側に最大残差が求めるため、量子化コードは、プラス側から（3、2、1、0、-1、-2、-3、-4）となる場合の一例を示したが、プラス側に最大残差が求められる場合、この例の3ビット固定長の量子化コードは、プラス側から（4、3、2、1、0、-1、-2、-3）となる。このような量子化は、予測残差の0が0として復号され、また、最大残差の存在する極性の側に量子化の範囲が偏り、量子化誤差を少なくできるものである。

【0027】量子化回路4からの量子化値は、逆量子化回路5および可変長符号化回路16へ供給される。逆量子化回路5では、量子化回路4へ供給した同じ量子化ビット割当用のしきい値Th1、Th2、Th3に基づいて、量子化値の逆量子化が行われる、すなわち量子化値の復号が行われ、もとの予測残差が復元され、上述したように加算器6へ供給される。可変長符号化回路16では、供給された有意ブロックの量子化値に対して、例えばハフマン符号化のようなエントロピー符号化を用いてさらにデータ量が削減され、有意フラグと共にバッファ兼フレーミング回路17へ供給される。

【0028】バッファ兼フレーミング回路17には、有意フラグ、可変長符号化された量子化値、動きベクトルおよび情報量予測計算回路14からしきい値番号および階層分岐の態様を示す階層番号が供給される。バッファ兼フレーミング回路17に入力される量子化値は、画像の内容によってデータ量が変化するが、バッファ兼フレーミング回路17の出力は、伝送路の容量にあわせて一定のビットレートで出力される。

【0029】ここで、ブロックの階層構造の一例を図2に示す。予測残差について、例えば16×16ブロックの大きさの第1のブロックに分割し（第1階層：L1）、まず、注目ブロック内の最大残差を検出し、この最大値を予め決められたしきい値と比較する。その結果、最大値がしきい値よりも小さい場合は、無意ブロックと判断し、有意フラグは‘0’として、予測残差の伝送は行わない。

【0030】

‘1’（有意）：（最大残差）>しきい値Th

‘0’（無意）：（最大残差）≤しきい値Th

【0031】一方、最大残差がしきい値よりも大きい場合は、有意ブロックであると判断し、有意フラグを立てる（‘1’にする）と共に、さらに下位の階層の有意判定に制御が移る。第1階層で有意と判定されたブロック

は、さらに 8×8 ブロックの大きさの第2のブロックに細分化し(第2階層:L2)、同様な有意判定を行い、第2階層で有意と判定されたブロックは、さらに 4×4 ブロックの大きさの第3のブロックに分割され(第3階層:L3)、有意判定が行われる。

【0032】ここで、ブロックの階層分岐の態様について、上述ではL1-L2-L3の順番に階層分岐が行われるよう説明したが、L1-L2の順番に階層分岐を行う場合、L1-L3の順番に階層分岐を行う場合またはL2-L3の順番に階層分岐を行う場合もある。情報量予測計算回路14では、ある有意判定のしきい値Thが与えられた場合に、符号化データ量が最も少なくなるような階層分岐の態様を決定する。

【0033】次に、DRテーブル11、12および13において計算される最大残差の度数分布表を図4を用いて説明する。図4Aは、 16×16 ブロックで構成される階層L1の1フレーム期間の最大残差の度数分布表を示し、ブロックの最大残差がしきい値Thより大きいかなにかにより有意判定が行われる。この図4Aにおいて、しきい値Thより小さい側の面積s0は無意ブロックを示し、しきい値Th以上の面積s1は有意ブロックと判定されたブロックの数を示すことになる。

【0034】図4Bは、 8×8 ブロックで構成される階層L2の1フレーム期間の最大残差の度数分布表を示している。この度数分布は、図4Aに示すブロック数の4倍のブロック数が計数される。また、階層L1において、有意と判定されたブロックであっても、階層L2では、有意と判定されるブロックと、無意と判定されるブロックがあり、図4Bでは、有意と判定されたブロック数が面積s2で表されている。

【0035】同様に、図4Cは、 4×4 ブロックで構成される階層L3の1フレーム期間の最大残差の度数分布表を示している。この度数分布は、図4Bに示すブロック数の4倍のブロック数が計数される。また、有意と判定された面積s2のブロックであっても、階層L3では、有意と判定されるブロックと、無意と判定されるブロックがあり、図4Cでは、有意と判定されたブロック数が面積s3で表されている。

【0036】上述したように、これらの度数分布表がDRテーブル11、12および13から情報量予測計算回路14へ供給され、情報量予測計算回路14では、さまざまな階層分岐の態様毎に有意ブロック数および有意フラグビット数が以下に示すように、求められる。

【0037】L1の場合

(有意ブロック数) $_{L1} = s1$

(有意フラグビット数) $_{L1} = s0 + s1$

【0038】L1-L2-L3の場合

(有意ブロック数) $_{L1-L2-L3} = s3$

(有意フラグビット数) $_{L1-L2-L3} = s0 + s1 + s1 \times 4 + s2 \times 4$

【0039】L1-L3の場合

(有意ブロック数) $_{L1-L3} = s3$

(有意フラグビット数) $_{L1-L3} = s0 + s1 + s1 \times 16$

【0040】L2-L3の場合

(有意ブロック数) $_{L2-L3} = s3$

(有意フラグビット数) $_{L2-L3} = (s0 + s1) \times 4 + s2 \times 4$

【0041】L1-L2の場合

(有意ブロック数) $_{L1-L2} = s3$

(有意フラグビット数) $_{L1-L2} = s0 + s1 + s1 \times 4$

【0042】また、量子化回路4は、量子化ビット割当用のしきい値Th、Th1、Th2、Th3に基づいて、可変長符号化を行う。図5を用いて、その可変長量子化の一例を説明する。一例として、適応量子化器の割当ビット数を符号の1ビットを含めて2~5ビットとし、有意判定用のしきい値Thによって、有意ブロックと判定されたブロックの最大残差と量子化ビット割当用のしきい値Th1、Th2、Th3とで比較することで量子化ビット割り当てが以下のように決定される。

【0043】

Th < (最大残差) \leq Th1 : 1ビット量子化

Th1 < (最大残差) \leq Th2 : 2ビット量子化

Th2 < (最大残差) \leq Th3 : 3ビット量子化

Th3 < (最大残差) : 4ビット量子化

【0044】このときの量子化による符号化データの符号化データ量は、ADRCを用いたときのバッファリングの原理と同様にして求めることができる。各階層分岐に応じた量子化ビット数(量子化コードの合計ビット数を意味する)は、各階層分岐の態様における最下位層における度数分布の面積に応じて以下のように決定される。例えば、階層L1のみの処理を行う場合には、この階層L1が最下位層となり、また、階層L1-L2-L3の処理を行う場合には、階層L3が最下位層となる。図5の例では、第3階層の度数分布表であって、各面積について第3階層のものであることを示す'3'の添字を付加する。他の階層L1、L2についてもそれぞれ'1'および'2'の添字を付加する。

【0045】L1の場合

(量子化ビット数) $_{L1} = (S_{1,1} \times 2 + S_{1,2} \times 3 + S_{1,3} \times 4 + S_{1,4} \times 5) \times (16 \times 16) + (S_{1,1} + S_{1,2} + S_{1,3} + S_{1,4}) \times 8$

【0046】L1-L2-L3の場合

(量子化ビット数) $_{L1-L2-L3} = (S_{1,1} \times 2 + S_{1,2} \times 3 + S_{1,3} \times 4 + S_{1,4} \times 5) \times (4 \times 4) + (S_{1,1} + S_{1,2} + S_{1,3} + S_{1,4}) \times 8$

【0047】L1-L3の場合

(量子化ビット数) $_{L1-L3} = (S_{1,1} \times 2 + S_{1,2} \times 3 + S_{1,3} \times 4 + S_{1,4} \times 5) \times (4 \times 4) + (S_{1,1} + S_{1,2} + S_{1,3} + S_{1,4}) \times 8$

11

【0048】L2-L3の場合

(量子化ビット数) $_{L2-L3} = (S_1, 1 \times 2 + S_2, 2 \times 3 + S_3, 3 \times 4 + S_4, 4 \times 5) \times (4 \times 4) + (S_1, 1 + S_2, 2 + S_3, 3 + S_4, 4) \times 8$

【0049】L1-L2の場合

(量子化ビット数) $_{L1-L2} = (S_1, 1 \times 2 + S_2, 2 \times 3 + S_3, 3 \times 4 + S_4, 4 \times 5) \times (8 \times 8) + (S_1, 1 + S_2, 2 + S_3, 3 + S_4, 4) \times 8$

【0050】以上のようにして、あるしきい値Thが決定すると、各階層分岐の態様毎に求められた有意フラグビット数と上式のように求められた量子化ビット数を加算することで符号化データの符号化データ量を算出することができる。すなわち、各階層分岐の態様毎に次式によって、符号化データ量が計算される。

(符号化データ量) = (有意フラグビット数) + (量子化ビット数)。

ただし、*は、階層分岐の態様を表し、階層番号はこれを、例えば3ビットで表記するものである。

【0051】このように、求められた符号化データ量が最小となるものが最も効率的な階層分岐の態様である。また、その最小の符号化データ量が再設定された目標ビットレートと比較され、目標ビットレートを越える場合には、しきい値Th、Th1、Th2、Th3が変更され、符号化データ量が目標ビットレート以下となるまで同様の処理が繰り返される。

【0052】次に、しきい値ROM15に用いられるROMテーブルの一例を図6に示す。このROMテーブルには、有意判定用のしきい値と、量子化ビット割当用のしきい値が設定されており、しきい値番号が小さいと、符号化データ量は大きく、しきい値番号が大きくなるにつれて符号化データ量が小さくなるように測定、シュミレーション、経験等に基づいて設定されている。ある、伝送路に応じた目標ビットレートが設定されると、後述する図7に示す処理手順に従って、しきい値番号の小さい方から、上述したように、符号化データ量の予測計算が行われ、さらにその中で最小の符号化データ量となる階層分岐の態様が選択される。

【0053】その後、しきい値番号を順に大きい方に検索し、同様な計算を行って目標ビットレートより符号化データ量が下回ったところで、しきい値番号が決定される。この決定されたしきい値番号に格納されているしきい値の組合せによって、実際に有意ブロックの判定(階層分岐を含む)と適応量子化が行われることになる。最終的に、伝送される符号化データは、上述の有意フラグと量子化コード以外に、しきい値番号および階層分岐の態様を示す識別番号がバッファ兼フレーミング回路17から伝送される。

【0054】ここで、上述のしきい値番号を決定するための手順の一例を図7に示す。このフローチャートは、ステップ21から始まり、このステップ21では、バッ

12

ファ残量に応じて伝送される符号化データ量の目標ビットレートが設定される。そして、ステップ22では、しきい値番号の初期設定が行われ、しきい値番号に0が設定され、ステップ23へ制御が移る。ステップ23では、そのしきい値番号が15より大きいかが判断され、15よりしきい値番号が小さい場合、ステップ24へ制御が移り、15よりしきい値番号が大きい場合、ステップ28へ制御が移る。

【0055】ステップ24では、しきい値番号によるしきい値に基づいて、上述したような各階層分岐の態様による符号化データ量の計算が行われ、ステップ25では、各階層分岐の態様の中から最小値となる符号化データ量が算出され、ステップ26において、その符号化データ量がステップ21で再設定された目標ビットレートより、小さいかが判断される。目標ビットレートより符号化データ量が大きい場合、ステップ27へ制御が移り、目標ビットレートより符号化データ量が小さい場合、ステップ28へ制御が移る。

【0056】そして、ステップ27では、しきい値番号を+1インクリメントし、ステップ23へ制御が移る。このようにして、しきい値番号(アドレス)が0から15まで1つずつ移り、そのつど有意判定用のしきい値および量子化ビット割当用のしきい値が変更され、各階層分岐の態様による符号化データ量(有意フラグビット数と量子化ビット数)が計算される。これを繰り返すことで計算された符号化データ量が目標ビットレートより小さくなるしきい値番号が選択されると、上述したようにステップ27からステップ28へ制御が移る。そして、ステップ28では、選択されたしきい値番号に決定されると共に、そのときの符号化データ量を生じさせた階層分岐の態様を指示する階層番号が決定される。そして、このフローチャートは終了する。また、このフローチャートは、1フレーム毎にしきい値番号および階層番号の決定が行われる。

【0057】ここで、この画像信号伝送装置の復号側の一実施例を図8のブロック図に示す。上述のバッファ兼フレーミング回路17から伝送される符号化データが入力端子31を介してフレーム分解回路32へ供給され、フレーム分解回路32では、しきい値番号、符号化データ、動きベクトル、有意フラグ、階層番号に分解され、出力される。しきい値番号は、しきい値ROM33へ供給され、上述の図6に示すROMテーブルから対応する量子化ビット割当用のしきい値Th1、Th2、Th3が選択され、選択されたしきい値Th1、Th2、Th3は、しきい値ROM33から逆量子化回路35へ供給される。

【0058】符号化データは、可変長符号化のデコーダ回路34へ供給され、可変長符号化の復号が行われた後、逆量子化回路35では、供給されたしきい値Th1、Th2、Th3に基づいて、予測残差に復号され

る。復号された予測残差は、0データ補間回路36において、有意フラグおよび階層分岐の識別番号に応じて0データを出力するか、供給された予測残差を出力するかを選択される。選択された出力は、加算器37において、フレームメモリ38からの出力と加算される。

【0059】アドレス制御回路39には、フレーム分解回路32から動きベクトル、有意フラグおよび階層分岐の識別番号が供給され、それらに基づいてフレームメモリ38を制御している。フレームメモリ38には、前フレームの復号画像が記憶され、アドレス制御回路39からの制御信号に応じて、加算器37へ復号画像を出力し、その加算結果（すなわち、復号画像）が再びフレームメモリ38に記憶される。また、フレームメモリ38から出力され、記憶される復号画像が出力端子40を介して、出力される。

【0060】なお、有意フラグについては、ブロックの階層分岐の態様にしたがって、ツリー構造で圧縮を施すことなくまとめておくか、あるいは階層毎にフラグに対してフレーム単位でランレングス・ハフマン符号化を行って、さらに情報量を削減しても良い。ただし、この場合フレームメモリが必要となる。

【0061】この実施例では、並列に第1、第2および第3の度数分布表を生成しているが、第1の度数分布表を生成した後、第2の度数分布表を生成し、さらにその後第3の度数分布表を生成することで、階層分岐の態様を適宜選択することも可能である。

【0062】また、この実施例では、ブロックのアクティビティとして予測残差の最大値の絶対値を使用しているが、予測残差の自乗和または予測残差の積和をアクティビティとして使用することも可能である。

【0063】なお、上述の一実施例と異なり、量子化回路が固定長の量子化を行い、有意判定のしきい値を変換することによって、符号化データ量を制御するようにしても良い。

【0064】

【発明の効果】この発明に依れば、予測残差ブロックにおける有意判定を階層的に行い、且つしきい値に応じて*

* 階層の階層分岐を変化させることで、圧縮効率を高めることが可能となると共に、フィードバック／フィードフォワードバッファリングを行うことで、より効率的に情報量を目標値以下に制御することが可能となる。

【図面の簡単な説明】

【図1】この発明の画像信号伝送装置の一実施例を示すブロック図である。

【図2】この発明に係る階層的ブロックの一例を示す略線図である。

【図3】この発明に係る線形量子化の一例の説明に用いる図である。

【図4】この発明に係る各階層の度数分布表の一例を示す分布図である。

【図5】この発明に係る非線形量子化の一例の説明に用いる図である。

【図6】この発明に係るしきい値番号の一例を示したROMテーブルである。

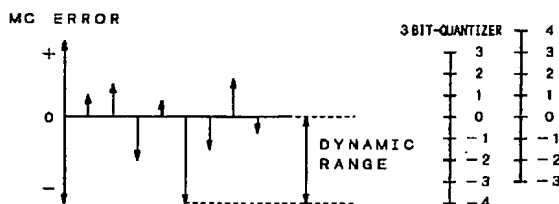
【図7】この発明に係るしきい値番号の検索の一例を処理を示したフローチャートである。

【図8】この発明の画像信号伝送装置の復号側の一実施例を示すブロック図である。

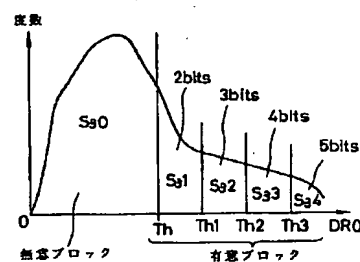
【符号の説明】

- 2 動き検出回路
- 3 減算器
- 4 量子化回路
- 5 逆量子化回路
- 6 加算器
- 7 フレームメモリ
- 8 予測回路
- 9 有意判定回路
- 10 ブロック化回路
- 11、12、13 DRテーブル
- 14 情報量予測計算回路
- 15 しきい値ROM
- 16 可変長符号化回路
- 17 バッファ兼フレーミング回路

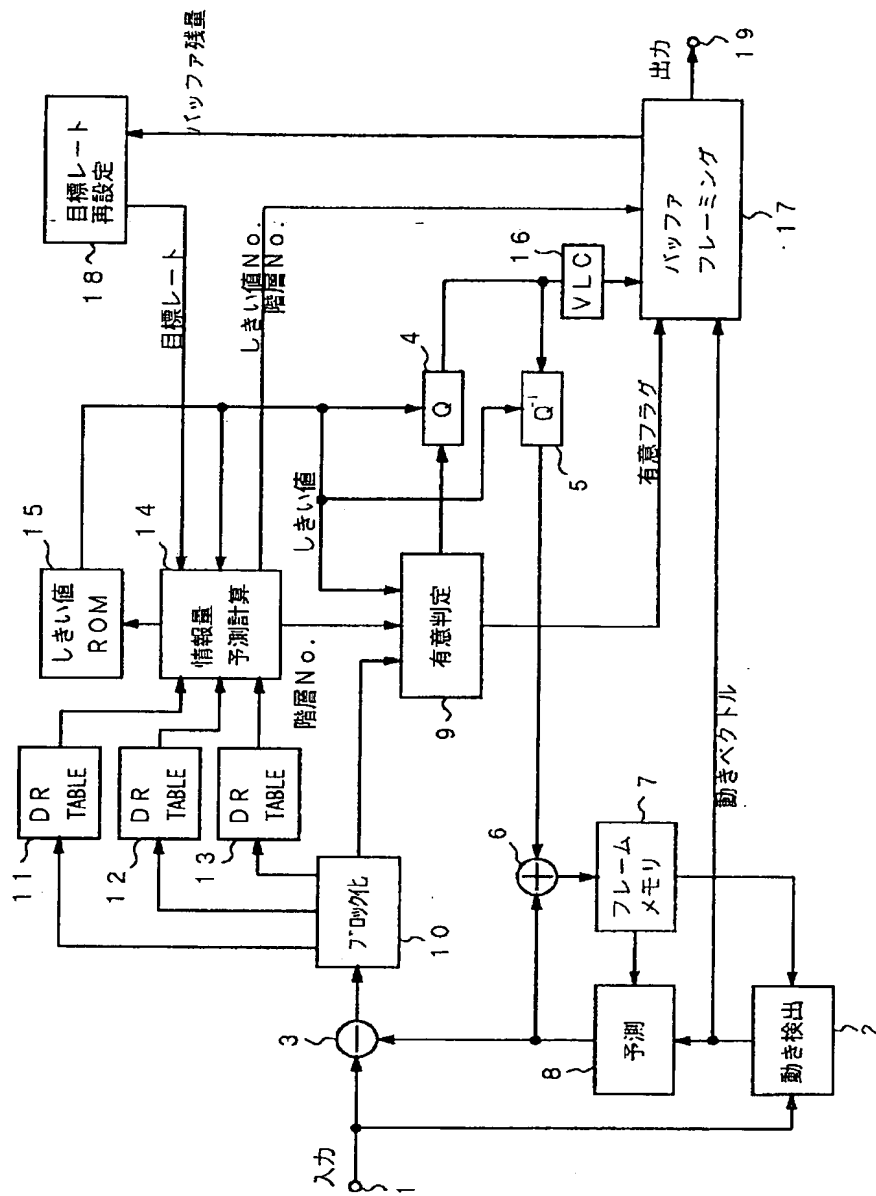
【図3】



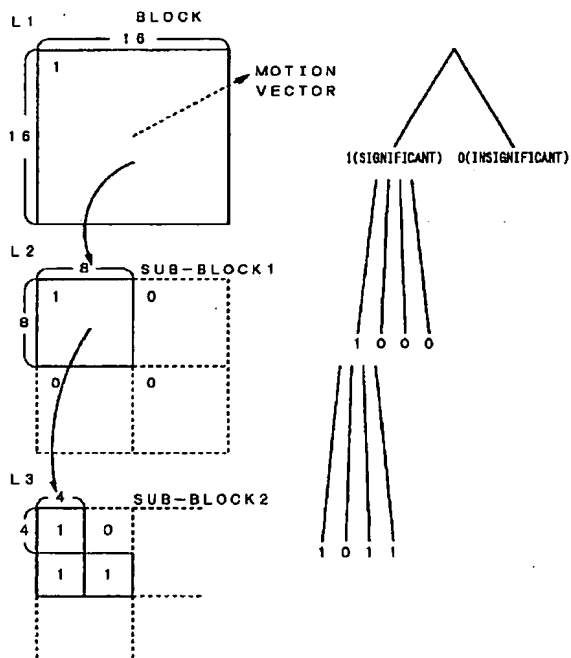
【図5】



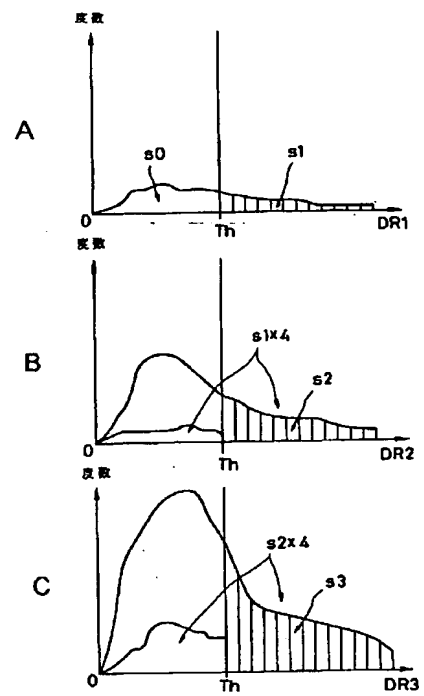
【図 1】



【図2】



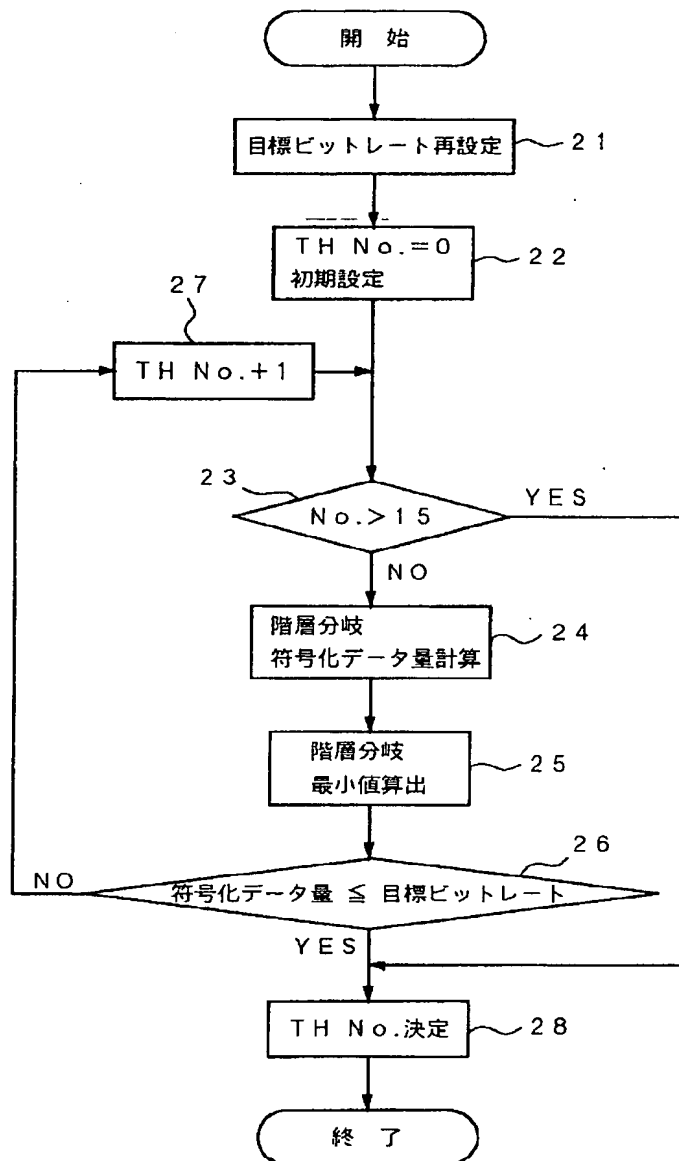
【図4】



【図6】

しきい値番号	有意判定しきい値 Th	量子化しきい値		
		Th1	Th2	Th3
0	3	5	10	15
1	4	6	11	17
2	5	8	12	20
3	6	10	14	24
4	7	12	16	28
5	8	14	18	32
6	9	16	20	36
7	10	17	22	40
8	12	17	24	45
9	14	18	28	50
10	16	19	32	55
11	18	20	36	60
12	20	22	40	65
13	23	25	40	70
14	26	30	45	75
15	30	40	50	80

〔図7〕



【図8】

